

■ はじめに

パワーデバイスとは、あらゆる電子機器において電力の変換と制御を担っている。電力変換時のロスを抑制する次世代高電力パワーデバイスには、p型のワイドバンドギャップ酸化物半導体薄膜の開発が不可欠である。これまで我々は、 Bi_2WO_6 バルク多結晶におけるNbおよびTa添加によるp型伝導性の発現とキャリア密度制御を実験的に解明した[1]。デバイス試作に不可欠な薄膜化について、パルスレーザー堆積(PLD)法による単相薄膜の作製に成功した。しかしながら、PLD法による Bi_2WO_6 単相薄膜は、Bi欠損によりギャップ内準位が形成され、実効的なバンドギャップが低下する問題があった[2]。そのため、Bi欠損のない Bi_2WO_6 製膜手法を開発する必要がある。本研究では、揮発しやすい成分を含む材料の結晶化に用いられている、固相エピタキシー(SPE)法に着目した。本発表では、PLD法とSPE法によって作製した Bi_2WO_6 単相薄膜の比較、およびBi欠損抑制に向けた取り組みについて報告する。

■ 活動内容

1. 実験方法

PLD法により、 Bi_2WO_6 を SrTiO_3 (001) 基板上に製膜した後、大気雰囲気中で熱処理(700°C)を行った。得られた試料について、X線回折分析(XRD)による結晶構造評価、蛍光X線分析(XRF)によるBi欠損量の評価を行った。Bi欠損とギャップ内準位の相関を得るため、紫外可視分光法(UV-vis)による透過率および光学バンドギャップの評価を行った。

2. Bi_2WO_6 薄膜の作製

XRDより、熱処理後に目的相である Bi_2WO_6 が単相で得られたことを確認した(図参照)また、UV-vis測定により、400-800 nmの可視光域において高い透過率を示すことを確認した。

3. Bi欠損の評価

製膜直後の試料、熱処理後の試料のいずれも、Bi/W組成は理論組成と一致した。室温で製膜することで、製膜時のBi欠損を抑制し、大気雰囲気中で熱処理することでBi欠損を抑制しつつ単相化できることがわかった。

4. 光学バンドギャップ

PLD法で作製した Bi_2WO_6 単相薄膜では、光電子分光測定の結果[2]と同様、光学バンドギャップ測定においても、

Bi欠損によるギャップ内準位の形成が示唆される。一方、SPE法による Bi_2WO_6 単相薄膜の作製方法では、Bi欠損が抑制されたことにより、ギャップ内準位が形成されず、バルク Bi_2WO_6 で実験的に観測されたバンドギャップの値(2.8 eV[1])と同等の広いバンドギャップの値(3.1 eV)が得られた。次世代高電力パワーデバイスにおいて、材料の絶縁破壊電界値が大きな材料ほど低損失かつ高耐圧となり、絶縁破壊電界値はバンドギャップに比例する物質固有の値であることから、Bi欠損を抑制した Bi_2WO_6 単相薄膜の作製方法はp型酸化物半導体薄膜の実用化に向けて有望であると期待される。

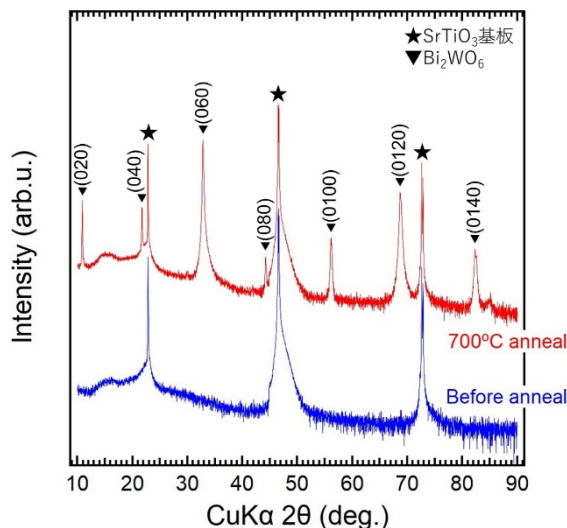


図. 熱処理で Bi 欠損を抑制しつつ単相化した Bi_2WO_6 薄膜の XRD パターン。

■ 参考文献

- [1] M. Minohara *et al.*, *Inorg Chem.* **62**, 8940 (2023).
[2] 鈴木晴也, 2022量子ビームサイエンスフェスタ, 発表ポスター, 049E.

代表発表者 **高桑 一朗(たかくわ いちろう)**

所属 **東京理科大学
産業技術総合研究所**

問合せ先 〒125-8585 東京都葛飾区新宿 6-3-1
TEL: 03-5876-1421
MAIL: 8219068@ed.tus.ac.jp

■キーワード: (1) 酸化物半導体
(2) 固相エピタキシー法
(3) 欠損抑制

■共同研究者: 簗原 誠人 産業技術総合研究所
荻野 拓 産業技術総合研究所
鈴木 晴也 東京理科大学
西尾 圭史 東京理科大学