

# 半導体光増幅器の試作に向けた 無反射コーティングの検討

SATテクノロジー・ショーケース2025

## ■ はじめに

近年、AIやSaaS、IoTの発展に伴うデータセンタ内の急速なトラフィック増加で消費電力が増大している。そこで、さらなる大容量化や低消費電力化のため、CPO(Co-Packaged Optics)技術に注目が集まっている。CPO技術とは、同一基板上に電子回路と光回路を集積する技術である。このとき、光ICには半導体レーザが使用されるが、2.8Tb/sの伝送容量を達成したい場合、1波長112Gb/sの伝送速度を想定すると、128個の半導体レーザが必要になる。しかし、電子部品と比較して、半導体レーザの高い故障率がCPOでは課題となっている。

そこで、利用を期待されるのが半導体光増幅器である。半導体光増幅器を利用することで、半導体レーザの出力を抑えることが可能になり、半導体レーザの故障を抑制することが期待される。本発表では、温度変化に強い量子ドット構造の半導体光増幅器(SOA)の端面の無反射コーティングに向けて、無反射コーティングの材料の一つであるSiO<sub>2</sub>をInP基板上に成膜し、その反射スペクトルの低減の結果を得た。

## ■ 活動内容

### 1. SiO<sub>2</sub>の成膜

データセンタ内では、主に波長1310nmの波長が利用されていることから、波長1310nmの無反射コーティングについて考える。このとき、SiO<sub>2</sub>の屈折率を1.447とすると、SiO<sub>2</sub>内で反射する波長が半導体光増幅器の端面の波長の $\lambda/4n$ になることで反射する光波同士が干渉し、打ち消し合うことができる。そのため、目標膜厚226nmとなるように成膜した。今回使用した装置は、TEOS(オルトケイ酸テトラエチル)と呼ばれる成膜材料を用いたサムコ株式会社製の型式PD-220Sである気相成膜法(CVD)を用いている。成膜レートが、10nm/minであるため、25分間成膜を行った。

### 2. 膜厚測定

光学的な膜厚測定装置(エリプソメータ)を用いて、膜厚と屈折率の測定を行った。測定では、Film Sense社製の型式FS-4の4波長LEDを用いたシステムを用いた。測定結果は、SiO<sub>2</sub>の膜厚は254nmとなっており、予想した成膜時間で期待された膜厚が得られた。このことから、成膜レートが一定の安定なプロセスであることが推定される。

### 3. 透過・反射スペクトル測定

透過と反射スペクトルは、日立製の型式U-4000の分光光度計を用いた。透過スペクトルと反射スペクトルを図1に示す。今回作成した基板の測定を行った。その結果、1310nmにおいて反射率は27%となった。最低反射率の波長は、1500nm近くにあることから、設計に用いた屈折率または膜厚が、実際よりも大きくなり、光学長が増大したためと考えられる。膜厚測定の結果より、膜厚は設計値どおりであることから、屈折率が大きくなったためと考えられる。この値はコーティングしていない場合と比べると低い値となっている。この結果から反射率を低減することができている。よって、半導体光増幅器への応用が期待できると考えられる。また、900nmで透過率は0となった。これは、電子が価電子帯から伝導帯に移る際にエネルギーが必要であり、そのとき特定の波長を吸収するバンド間吸収によるものと思われる。

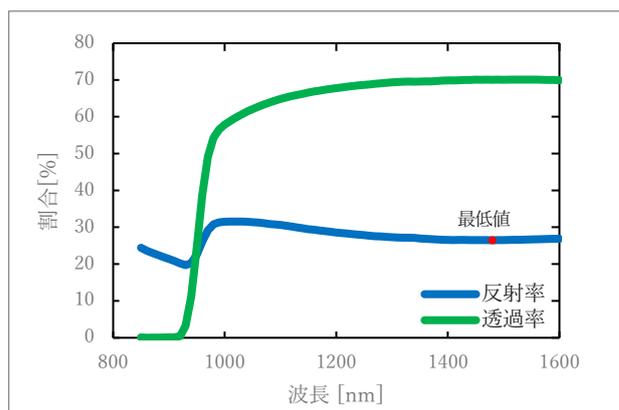


図1 測定した透過スペクトルと反射スペクトル

## ■ 関連情報等(特許関係、施設)

- ・特許関係: 無し
- ・施設: 産業技術総合研究所 BCR研究クリーンルーム

代表発表者 **大坪 祐馬(おおつぼ ゆうま)**  
 所属 **東京理科大学  
 創域理工学部電気電子情報工学科**  
 問合せ先 **〒278-8510 千葉県野田市山崎 2641  
 TEL: 04-7124-1501  
 7321039@ed.tus.ac.jp**

■キーワード: (1) 光実装  
 (2) 半導体光増幅器  
 (3) 量子ドット構造  
 (4) 無反射コーティング

■共同研究者: 板谷太郎(産業技術総合研究所)  
 奈須佑貴(東京理科大学)  
 伊佐早佑大(東京理科大学)  
 天野建(産業技術総合研究所)  
 前田讓治(東京理科大学)